

## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

### [Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the unnecessary surface mounted device and its mounting structure of especially a shielding case about the circuit board mounting technology of an electrical part.

[0002]

[Description of the Prior Art] With the increment in the information management system represented by a computer, communication equipment, etc., the significance of the electromagnetic compatibility (it is called Electro-Magnetic Compatibility; "EMC") of a device has been increasing. EMC is divided roughly into what is depended on propagation of electromagnetic wave energy, and the thing to depend on conducting a cable etc.

[0003] Among these, what is depended on cable conduction can take the measures against EMC comparatively easily from the ability of an undesired signal or a noise to be attenuated by mounting a filter in a device generally.

[0004] On the other hand, what is depended on electromagnetic wave radiation flies space (it spreads), and, generally the control is performed by shielding. That is, a device is held in the shielding enclosure and association by radiation is made small. However, this approach has the trouble that the shielding enclosure becomes large.

[0005] Furthermore, as another trouble, once electromagnetic wave energy begins to leak from the circuit board out of it, a noise will ride on other circuits and cables within the shielding enclosure, and if it becomes so, even if it covers severely with the shielding enclosure, a noise will come out from a cable. Therefore, it will be said that unnecessary electromagnetic radiation is controlled on small level as much as possible in the phase of the circuit board as a fundamental cure.

[0006] Then, various cures in alignment with this plan are performed conventionally. First, as a performed cure, the front face of the circuit board is covered by printing a conductor, it says that energy radiation from a circuit pattern will be made small, and JP,3-74897,A (name of invention : "the circuit board with electromagnetic wave shielding") etc. is the example of representation. Incidentally, the electromagnetic wave radiated on this official report from a circuit pattern is reflected and absorbed by the conductive layer for shielding, decreases spurious radiation, prevents by covering the cross talk between circuit patterns by the conductive layer for shielding, and forms the conductive layer for shielding focusing on a side with the small impedance of the passive circuit elements further connected to a circuit pattern, and the configuration which controlled radiation of the unnecessary electromagnetic wave at the time of transition of a digital signal is proposed.

[0007] However, the conventional approach given [ above-mentioned ] in an official report tends to make radiation small by covering with the conductor with which the wiring part was insulated about the circuit board which has wiring in a front face, and a shielding effect is not obtained at all as this conventional approach about the components mounted in the substrate.

[0008] If it is it, it stands to reason that it is thought that what is necessary is just to cover the

components mounted in the substrate with shielding covering. This approach is proposed by JP,62-250648,A (name of invention : "a hybrid integrated circuit"), and shows that configuration to drawing 5 with a sectional view (JP,62-250648,A, Fig. 1). With reference to drawing 5 , the shielding effect has been obtained by covering the top face of a flip chip 50 with the metal base substrate 55. In addition, in drawing 5 , in a projection electrode and 54, a circuit pattern, and 59 and 60 show a chip, 61 shows [ a substrate and 53 / high temperature conductivity resin, and 51a and 51b ] lead wire, respectively, and, as for 52, it comes to form the circuit pattern 58 with which the metal base 56 is formed in an inferior surface of tongue, and, as for the metal base substrate 55, becomes it from the predetermined metal section through the insulating side 57 in the upper part.

[0009] However, by taking such structure, it becomes complicated and cost also goes up.

[0010]

[Problem(s) to be Solved by the Invention] As described above, the above-mentioned conventional approach is based on the technique of covering and shielding the circuit board with other additional means, and it has the trouble that are symptomatic therapy-like, and are not a perfect cure and costs also start, as a cure which controls radiation of an unnecessary electromagnetic wave.

[0011] Furthermore, in the above-mentioned conventional approach, since it is what forms an additional means in shielding of components, it has the trouble that components thru/or sizing (size) are not suitable for the miniaturization of a large next door and a device.

[0012] Therefore, this invention is made in view of the above-mentioned situation, and the purpose is in offering a means by which electromagnetic wave radiation was essentially solved on the level of components and the circuit board. That is, control of spurious radiation is enabled only with the circuit board and components, the minimum dimension is realized as the result, without needing an additional means, area and thickness become minimum, and this invention offers an adult component and shielding structure extremely the place which contributes to small lightweight-ization of a device.

[0013]

[Means for Solving the Problem] In order to attain said purpose, if the outline is described, the surface mounted device with shielding concerning this invention will equip with two or more ground connection terminals the edge of the surface mounted device which covered except the field in which the circuit is formed with the conductive film, and will arrange a signal connection terminal in the inside part of these ground connection terminals. In a detail, it sets more at the surface mounted device of chip gestalten, such as LSI, resistance, and a capacitor. It covers except a circuit formation part and an external connection terminal area by the conductive film also including the side face of a chip. The perimeter of the chip edge belonging to the field in which the circuit was furthermore formed is equipped with two or more ground connection terminals, said ground connection terminal is connected to said conductive film of said chip periphery, and it is characterized by arranging said external connection terminal in the front face inside these ground connection terminals further.

[0014] Moreover, the shielding structure of a surface mounted device and the circuit board concerning this invention The surface mounted device with shielding which equips with two or more ground connection terminals the edge of the surface mounted device which covered except the field in which the circuit is formed with the conductive film when describing the outline, and comes to arrange a signal connection terminal in the inside part of these ground connection terminals, It is the circuit board in which said surface mounted device with shielding is carried, and except for the terminal area by which the front face is carried in these components, it covers with a conductor, and all wiring is equipped with the circuit board which it comes to form in a inner layer.

[0015]

[Embodiment of the Invention] Below, with reference to a drawing, sequential explanation of the gestalt and the concrete example of desirable operation of this invention is given. the chip of the semiconductor (IC) shielded in itself in the gestalt of operation of this invention, resistance, and a capacitor -- a GND connection terminal and a signal connection terminal -- having -- on the other hand -- the front face of the circuit board -- a signal connection terminal area -- leaving -- GND -- a conductor or a voltage plane -- it has the structure covered on the whole surface with the conductor. And all signal

planes are arranged at the inner layer of the circuit board, and are not exposed to a front face at all.

[0016] In this invention, it is letting the inner layer of the circuit board pass, and the electromagnetic wave radiation (radiation) from a signal-line way can omit a signal almost completely.

[0017] The problem which remains is radiation from the components itself. Drawing 4 shows conventional IC (a package is entered) 41 and the condition of having mounted the resistor chip 42 and the capacitor chip 43, with a sectional view as an example of a comparison. Since the lead 41 of especially IC1 is long, the level of radiation becomes large. There is radiation despite level with other low chips, and even this poses a problem in a RF circuit.

[0018] On the other hand, the mounting structure concerning this invention carries out metallizing of the perimeter of the chip itself, and the solid pattern of the front face of the circuit board is connected with this metallizing section in two or more nodes, consequently components are completely shielded to the exterior.

[0019] Drawing 1 is drawing for illustrating the gestalt of desirable operation of this invention, and shows the example of large-sized LSI to which this invention is applied suitably.

[0020] With reference to drawing 1, in this example, many GND terminals (pad) are prepared around the die (chip) 1 of LSI, and this GND terminal is connected to the silicon die of GND and LSI of the circuit of an LSI chip.

[0021] Many GND connection terminals are connected to the surface layer 11 of the circuit board 10 by the GND connection bump 2 who shows the minute conductor called a "bump" (low material, electric conduction adhesives, or metal that is easy to fuse), i.e., drawing 1. "GND" may not necessarily be GND potential (touch-down potential), and may be a voltage plane here.

[0022] This will shield completely to outer space by connecting electrically LSI1 and the circuit board 10 of each other.

[0023] The mounting structure shown in drawing 1 realizes shielding structure of a minimum (lower limit), and it can be said that it is the simplest gestalt.

[0024] Although LSI1 and the circuit board 10 are electrically connected by the signal connection bump 3 about a signal, since the connection path of a signal is contained inside GND connection, the exterior is shielded. And since the circuit side (IC circuit side 4 reference of drawing 1) is turned down, and it connects with the circuit board 10, and it is mounted in the electrode of a chip 1 by the flip chip method which prepares a bump etc. and connects with the electrode of a substrate 10 using connection ingredients, such as a pewter, and connects with it with a very small inductance, LSI (bare chip) 1 of the radiation by the discontinuity from a signal connection part is very small.

[0025] Drawing 2 is the sectional view showing an example of the shielding structure of a resistor chip as another example of this invention. With reference to drawing 2, the SERAMIDDAI front face of the resistance film 24 and the signal connection terminal 23 is covered with the conductor 25. A conductor 25 and the surface layer 11 of the circuit board are connected with two or more GND connection terminals 22, and these are arranged in the outside of the signal connection terminal 23. For this reason, the circuit part which passes along the resistance film 24 is covered by the GND coat 25 around the ceramic die 21 of a resistor chip, and the surface layer 11 of the circuit board, and, thereby, is shielded.

[0026] Drawing 3 is the sectional view showing an example of the shielding structure of a capacitor chip as still more nearly another example of this invention. If drawing 3 is referred to, unlike the capacitor chip shown in drawing 4 (B), an electrode interconnects from the internal beer (VIA) 36 between layers, and the capacitor of this example is drawn by the outside of a chip, and metallizing of the perimeter of the multilayer ceramic die 31 is carried out except for the signal connection terminal 33.

[0027] If the surface mount of this is carried out to the circuit board 10, the GND coat 35 and the circuit board surface layer 11 of the perimeter of a capacitor will be connected by two or more terminals. Too, a signal plane 12 is surrounded and shielded by GND of a capacitor periphery, and the surface layer 11 of the circuit board.

[0028] Next, in the example of above-mentioned this invention, it explains why the shielding engine performance is excellent.

[0029] In each example of above-mentioned this invention, a signal spreads the track circuit of the shape



of a stripline of the inner layer of the circuit board. Since both sides are covered in the GND layer, the TEM mode mainly spreads this part. And the track is shielded completely and there is no radiation outside of electromagnetic wave energy.

[0030] Moreover, in the above-mentioned example, since signal connection is made by the flip chip method and it connects with a very small inductance, the radiation by the discontinuity from this part is very small.

[0031] Furthermore, two or more GND connection is also prepared, and since the inductance is small, a GND current is maintained at homogeneity and energy radiation is small.

[0032] When this invention is applied to a digital circuit, it has the description that radiation of unnecessary noise energy can be suppressed small, but when it uses for the analog circuit of microwave or a millimeter wave band, the operation effectiveness will become still bigger.

[0033] As this kind of an analog circuit, although there are an amplifier, a mixer, a frequency successive diminution machine, etc., for example, the value with the very small inductance for connecting a chip and a circuit is demanded. Moreover, level with severe circuit shielding is required of coincidence, and this is no match for a digital circuit.

[0034] Since very high shielding isolation is obtained, microwave and a millimeter wave circuit apply the shielding structure of this invention, and it is made suitable.

[0035] Moreover, in this invention, similarly, since other chips, such as a resistor chip and a capacitor chip, are shielded alone, they are convenient. Conventionally although holding into a shielding case is natural as for this kind of circuit, a dimension is large, and this shielding case required time and effort for attachment, and had the problem in respect of a miniaturization and economical efficiency.

[0036] Moreover, in this invention, the inductance of connection is minimum by flip chip bonding. Since much GND can also be arranged near the signal terminal, the things and interval when a connection inductance is small can hold down impedance discontinuity to a small value.

[0037]

[Effect of the Invention] As explained above, according to this invention, the effectiveness of realizing shielding structure which can control radiation of an unnecessary wave fundamentally with the minimum components is done so.

[0038] This reason depends the shielded chip and the circuit board which covered the outside surface by the solid pattern on what was connected with the inductance minimum by connecting means, such as flip chip bonding and bump connection, in this invention.

[0039] Moreover, according to this invention, the effectiveness of attaining the miniaturization of a device and lightweight-ization not using a shielding case to components, such as a resistor chip, is done so.

---

[Translation done.]

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

第2940478号

(45)発行日 平成11年(1999) 8月25日

(24)登録日 平成11年(1999) 6月18日

(51)Int.Cl. <sup>9</sup>	識別記号	F I	
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 S
23/28		23/28	F
H 0 5 K 9/00		H 0 5 K 9/00	A

請求項の数 2 (全 5 頁)

(21)出願番号	特願平8-181167	(73)特許権者	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22)出願日	平成8年(1996) 6月21日	(72)発明者	小杉 勇平 東京都港区芝五丁目7番1号 日本電気株式会社内
(65)公開番号	特開平10-12675	(74)代理人	弁理士 京本 直樹 (外2名)
(43)公開日	平成10年(1998) 1月16日		
審査請求日	平成8年(1996) 6月21日	審査官	金 公彦
前置審査		(56)参考文献	特開 昭63-272059 (J P, A) 特開 平8-64983 (J P, A)
		(58)調査した分野(Int.Cl. <sup>9</sup> , D B名)	H01L 21/60 311 H01L 21/28 H05K 9/00

(54)【発明の名称】 シールド付き表面実装部品

1

(57)【特許請求の範囲】

【請求項1】 L S I、抵抗、及びキャパシタなどのチップ形態の表面実装部品において、回路形成部分と外部接続端子部以外をチップの側面も含めて導電性膜で覆い、さらに回路が形成された面に属するチップ縁端部周囲に複数の接地接続端子を備え、前記接地接続端子は前記チップ外周の前記導電性膜に接続され、さらにこれらの接地接続端子の内側の表面に前記外部接続端子を配設したことを特徴とするシールド付き表面実装部品。

【請求項2】 L S I、抵抗、及びキャパシタなどのチップ形態の表面実装部品において、回路形成部分と外部接続端子部以外をチップの側面も含めて導電性膜で覆い、さらに回路が形成された面に属するチップ縁端部周囲に複数の接地接続端子を備え、前記接地接続端子は前記チップ外周の前記導電性膜に接続され、さらにこれらの接

2

地接続端子の内側の表面に前記外部接続端子を配設してなるシールド付き表面実装部品と、  
前記シールド付き表面実装部品が搭載される回路基板の表面は、前記シールド付き表面実装部品の表面に配設された前記接地接続端子、及び前記接地接続端子の内側表面に配設された前記外部接続端子のそれぞれに対応する端子が配設され、このうち接地端子は前記回路基板の表面を、部品が搭載される端子部を除いて覆う接地導体に接続され、前記のチップ部品の外周部を覆う前記導電性膜と前記回路基板の表面の接地導体とで閉じた電磁シールド構造を形成してなる、ことを特徴とする表面実装部品と回路基板のシールド付き表面実装部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は電気部品の回路基板

実装技術に関し、特にシールドケースの不要な表面実装部品とその実装構造に関する。

【0002】

【従来の技術】コンピュータ及び通信機器等に代表される情報処理機器の増加と共に、機器の電磁環境適合性（Electro-Magnetic Compatibility:「EMC」という）の重要度は高まってきている。EMCは電磁波エネルギーの伝播によるものと、ケーブル等を伝導することによるものとに大別される。

【0003】このうち、ケーブル伝導によるものは、一般に、フィルタを機器内に実装することにより不要信号やノイズを減衰させることができることから、比較的容易にEMC対策を施すことができる。

【0004】一方、電磁波輻射によるものは、空間を飛ぶ（伝播する）ものであり、その抑制は、一般に、シールドにより行われる。すなわち、機器をシールド・エンクロージャに收容し、輻射による結合を小さくするものである。しかしながら、この方法は、シールド・エンクロージャが大きくなるという問題点を有している。

【0005】さらに、別の問題点として、回路基板から一旦その外に電磁波エネルギーが漏れ出すと、シールド・エンクロージャ内で他の回路やケーブルにノイズが乗ることになり、そうすると、シールド・エンクロージャで嚴重に覆っても、ケーブルからノイズが出ることになる。従って、根本的な対策としては、回路基板の段階で不要な電磁放射を極力小さなレベルに抑制する、ということになる。

【0006】そこで、従来より、この方針に沿った対策は種々行われている。まず、行われた対策としては、回路基板の表面を導電体を印刷することで覆い、回路パターンからのエネルギー輻射を小さくしようというものであり、例えば特開平3-74897号公報（発明の名称:「電磁波シールド付き回路基板」）などがその代表例である。ちなみに、同公報には、配線パターンから輻射される電磁波はシールド用導電層で反射、吸収され不要輻射を減少させ、配線パターン間のクロストークをシールド用導電層で覆うことによって防止し、さらに配線パターンに接続される回路部品のインピーダンスの小さい側を中心にシールド用導電層を形成し、デジタル信号の遷移時の不要電磁波の輻射を抑制するようにした構成が提案されている。

【0007】しかしながら、上記公報記載の従来の方法は、表面に配線のある回路基板について配線部分を絶縁された導体でカバーすることにより輻射を小さくしようとするものであって、この従来の方法としては、基板に実装された部品については全くシールド効果は得られない。

【0008】それならば、基板に実装された部品をシールドカバーで覆えばよいと考えるのは当然のことであ

る。この方法は、例えば特開昭62-250648号公報（発明の名称:「混成集積回路」）に提案されており、図5に、その構成を断面図にて示す（特開昭62-250648号公報、第1図）。図5を参照して、フリップチップ50の上面を金属ベース基板55で覆うことでシールド効果を得ている。なお、図5において、52は基板、53は高熱伝導性樹脂、51a、51bは突起電極、54は配線パターン、59、60はチップ部品、61はリード線をそれぞれ示しており、金属ベース基板55は、下面に金属ベース56が形成され、その上部には絶縁面57を介して所定の金属部からなる配線パターン58が形成されてなるものである。

【0009】しかしながら、このような構造を取ること

で、複雑となりコストも上昇する。

【0010】

【発明が解決しようとする課題】上記したように、上記従来の方法は、回路基板を他の付加的手段によって覆い、シールドするという手法によるものであり、不要な電磁波の輻射を抑制する対策としては、対症療法的であり、完全な対策でなく、かつ費用もかかる、という問題点を有している。

【0011】さらに、上記従来の方法においては、部品のシールド用に付加的手段を設けるものであるため、部品ないし機器の寸法（サイズ）が大となり、機器の小型化には適さない、という問題点を有している。

【0012】従って、本発明は、上記事情に鑑みてなされたものであって、その目的は、電磁波輻射を部品と回路基板のレベルで本質的に解決するようにした手段を提供することにある。すなわち、本発明は、付加的な手段を必要とせず、回路基板と部品のみで不要輻射を抑制可能とし、その結果として、最小の寸法を実現し、面積も厚みもミニマムになり、機器の小型軽量化に貢献するところ極めて大の部品及びシールド構造を提供するものである。

【0013】

【課題を解決するための手段】前記目的を達成するため、本発明に係るシールド付き表面実装部品は、その概略を述べれば、回路の形成されている領域以外を導電性被膜で覆った表面実装部品の縁端部に複数の接地接続端子を備え、これらの接地接続端子の内側部分に信号接続端子を配設したものである。より詳細には、LSI、抵抗、及びキャパシタなどのチップ形態の表面実装部品において、回路形成部分と外部接続端子部以外をチップの側面も含めて導電性膜で覆い、さらに回路が形成された面に属するチップ縁端部周囲に複数の接地接続端子を備え、前記接地接続端子は前記チップ外周の前記導電性膜に接続され、さらにこれらの接地接続端子の内側の表面に前記外部接続端子を配設したことを特徴とする。

【0014】また、本発明に係る表面実装部品と回路基板のシールド構造は、その概略を述べれば、回路の形成



されている領域以外を導電性被膜で覆った表面実装部品の縁端部に複数の接地接続端子を備え、これらの接地接続端子の内側部分に信号接続端子を配設してなるシールド付き表面実装部品と、前記シールド付き表面実装部品を搭載する回路基板であって、その表面を、該部品が搭載される端子部を除いて導体で覆い、配線は全て内層に形成してなる回路基板と、を備えたものである。

【0015】

【発明の実施の形態】以下に、本発明の好ましい実施の形態及び具体的な実施例を図面を参照して順次説明する。本発明の実施の形態においては、それ自身シールドされた半導体（IC）、抵抗、コンデンサのチップ部品に、GND接続端子及び信号接続端子を備え、一方、回路基板の表面は、信号接続端子部を残してGND導体または電源層導体で一面に覆った構造を有している。そして、信号層は全て回路基板の内層に配置され、表面には全く露出していない。

【0016】本発明においては、信号を回路基板の内層を通すことで、信号線路からの電磁波放射（放射）はほとんど完全にカットできる。

【0017】残る問題は、部品そのものからの放射である。図4は、比較例として、従来のIC（パッケージ入り）41や、抵抗チップ42、キャパシタチップ43を実装した状態を断面図にて示したものである。特に、IC1はそのリード41が長いので、放射のレベルが大きくなる。他のチップも低いレベルながらも放射はあり、高周波回路では、これさえも問題となる。

【0018】これに対し、本発明に係る実装構造は、チップ部品自体の周囲をメタライズし、このメタライズ部と、回路基板の表面のベタパターンを複数の接続点で接続し、この結果、部品は外部に対して完全にシールドされる。

【0019】図1は、本発明の好ましい実施の形態を例示するための図であり、本発明が好適に適用される大型のLSIの実施例を示している。

【0020】図1を参照して、本実施例においては、LSIのダイ（チップ）1の周辺にはGND端子（パッド）が多数設けられており、このGND端子はLSIチップの回路のGND及びLSIのシリコンダイに接続されている。

【0021】多数のGND接続端子は、「バンプ」と呼ばれる微小の導体（ロウ材や導電接着剤、あるいは溶融し易い金属）、すなわち図1に示すGND接続バンプ2にて回路基板10の表面層11に接続される。ここで「GND」とは、必ずしもGND電位（接地電位）でなく、電源層であってもよい。

【0022】これによって、LSI1も回路基板10も互いに電氣的に接続されることによって、外部空間に対して完全にシールドされることになる。

【0023】図1に示した実装構造は、ミニマム（最小

寸法）のシールド構造を実現したものであり、最も単純な形態であるといえる。

【0024】信号については、信号接続バンプ3でLSI1と回路基板10とが電氣的に接続されるが、信号の接続経路は、GND接続の内側に入っているため、外部とはシールドされる。そして、LSI（ベアチップ）1は、その回路面（図1のIC回路面4参照）を下にして回路基板10と接続し、チップ1の電極にバンプ等を設けハンダ等の接続材料を用いて基板10の電極と接続するフリップチップ方式にて実装され、極めて小さなインダクタンスで接続されるので、信号接続部分からの不連続による放射は極めて小さい。

【0025】図2は、本発明の別の実施例として、抵抗チップのシールド構造の一例を示す断面図である。図2を参照して、抵抗膜24と信号接続端子23のセラミックダイ表面は導体25で覆ってある。導体25と、回路基板の表面層11とは複数のGND接続端子22で接続され、これらは信号接続端子23の外側に配設してある。このため、抵抗膜24を通る回路部分は、抵抗チップのセラミックダイ21の周囲のGND被膜25と回路基板の表面層11によってカバーされ、これによりシールドされる。

【0026】図3は、本発明の更に別の実施例として、キャパシタ・チップのシールド構造の一例を示す断面図である。図3を参照すると、本実施例のキャパシタは、図4（B）に示したキャパシタ・チップと異なり、電極が内部の層間ビア（VIA）36で相互接続されて、チップの外側に導出されており、かつ多層セラミックダイ31の周囲は、信号接続端子33を除いてメタライズされている。

【0027】これを回路基板10に表面実装すると、キャパシタ周囲のGND被膜35と回路基板表面層11とが複数の端子によって接続される。やはり、信号層12はキャパシタ外周のGNDと回路基板の表面層11で囲まれシールドされる。

【0028】次に、上記した本発明の実施例において、シールド性能がなぜ優れているのかを説明する。

【0029】上記本発明の各実施例において、信号は、回路基板の内層のストリップライン状の線路回路を伝播する。この部分は、両面がGND層で覆われているので、主としてTEMモードが伝播する。そして、線路は、完全にシールドされており、外部への電磁波エネルギーの放射はない。

【0030】また、上記実施例において、信号接続は、フリップチップ方式にて行われ、極めて小さなインダクタンスで接続されるので、この部分からの不連続による放射は極めて小さい。

【0031】さらに、GND接続も複数設け、かつインダクタンスが小さいので、GND電流が均一に保たれ、エネルギー放射が小さい。

【0032】本発明は、デジタル回路に適用したときに不要なノイズエネルギーの放射を小さく抑えられるという特徴を有しているが、マイクロ波やミリ波帯のアナログ回路に用いたときに、その作用効果はさらに大きなものとなる。

【0033】この種のアナログ回路としては、例えば増幅器やミキサ、周波数通減器等があるが、チップと回路とを接続するためのインダクタンスは非常に小さな値が要求されている。また、同時に、回路シールドは厳重なレベルが要求され、これはデジタル回路の比ではない。

【0034】本発明のシールド構造は、極めて高いシールド・アイソレーションが得られることから、マイクロ波やミリ波回路の応用して好適とされる。

【0035】また、本発明において、抵抗チップやキャパシタチップなど他のチップ部品も、同様にして、単体でシールドされるので好都合である。従来、この種の回路は、シールドケースの中に収容することが当然とされていたが、このシールドケースは寸法が大きくかつ取付に手間がかかり、小型化及び経済性の点で問題を有していた。

【0036】また、本発明においては、フリップチップ接続により、接続のインダクタンスはミニマムである。GNDも信号端子の近くに多数配設できるので、接続インダクタンスが小さいこととあいまって、インピーダンス不連続を小さな値に抑えることができる。

【0037】

【発明の効果】以上説明したように、本発明によれば、\*

\* 最小限の部品で根本的に不要波の放射を抑制できるシールド構造を実現する、という効果を奏する。

【0038】この理由は、本発明においては、シールドされたチップと外表面をベタパターンで覆った回路基板をフリップチップ接続、バンブ接続等の接続手段で最小のインダクタンスで接続した、ことによる。

【0039】また、本発明によれば、抵抗チップ等の部品に対してシールドケースを用いず、機器の小型化、及び軽量化を達成するという効果を奏する。

#### 10 【図面の簡単な説明】

【図1】本発明のシールド付き表面実装部品の一実施例の実装状態を示す断面図である。

【図2】本発明のシールド付き表面部品を抵抗チップに適用した実施例を示す断面図である。

【図3】本発明のシールド付き表面部品をキャパシタチップに適用した実施例を示す断面図である。

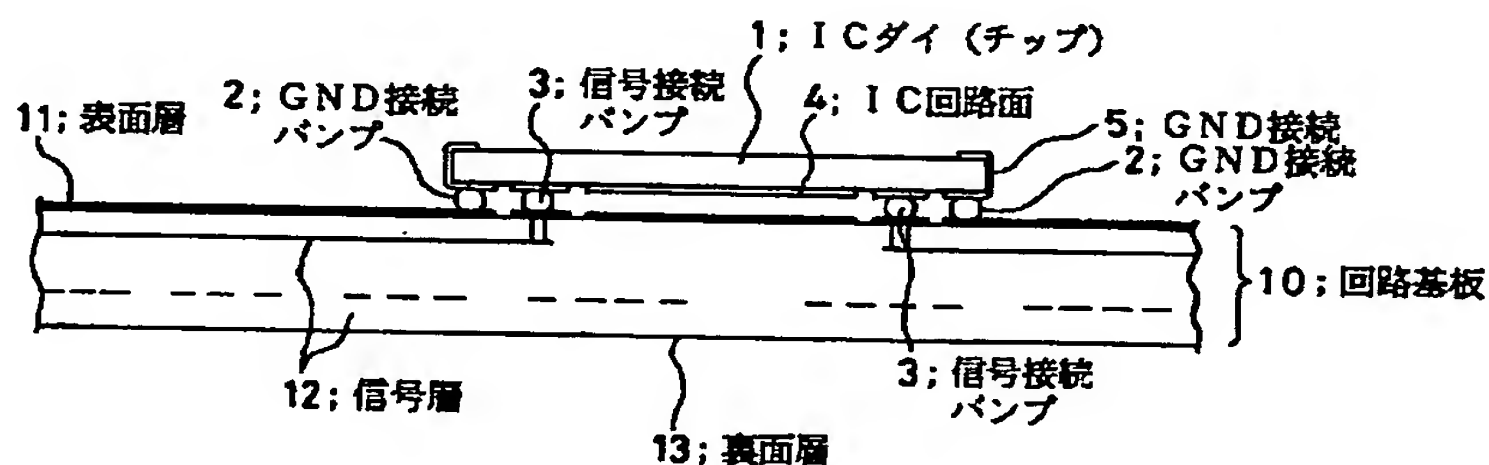
【図4】従来の表面実装部品の実装状態を示す断面図である。

【図5】従来技術のシールド構造の断面図である。

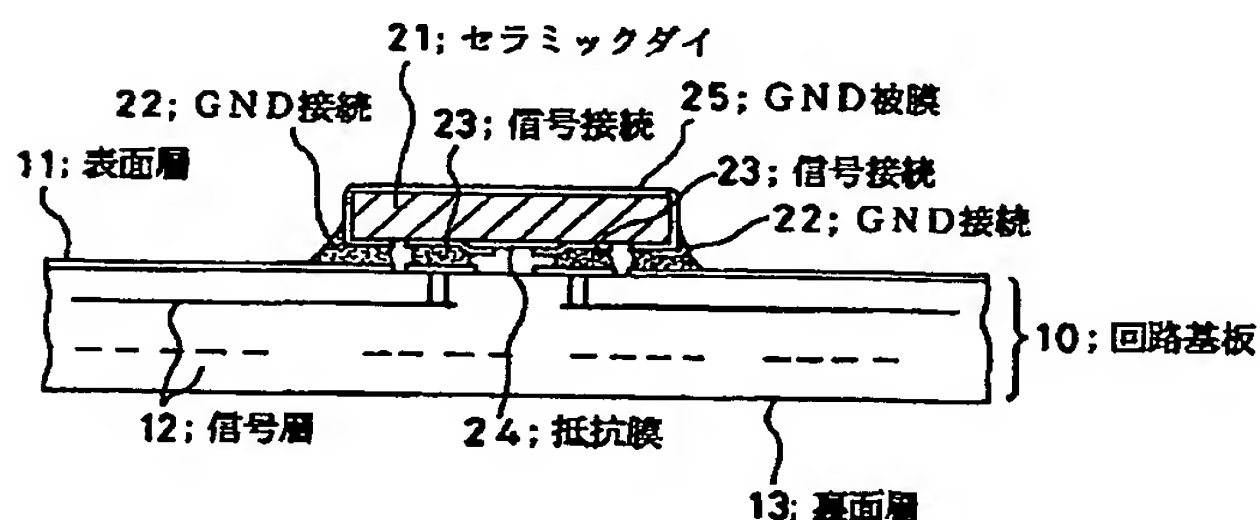
#### 20 【符号の説明】

- 1 ICダイ(チップ)
- 2 GND接続バンブ
- 3 信号接続バンブ
- 10 回路基板
- 11 表面層
- 12 信号層
- 13 裏面層

【図1】



【図2】





31; 多層セラミックダイ  
37; 多層キャパシタ  
36; 層間接続VIA  
32; GND接続  
35; GND被膜  
11; 表面層  
12; 信号層  
33; 信号接続  
13; 裏面層  
10; 回路基板

(A)

1; IC (パッケージ入り) .  
41; ICリード

10; 回路基板

(B)

42; 抵抗チップ  
43; キャパシタチップ

10; 回路基板

**BEST AVAILABLE COPY**